

JP4086891

Publication Title:

EL LIGHT EMISSION DEVICE

Abstract:

PURPOSE: To prevent light from being made incident on an offset part from the side of a glass substrate and to prevent a semiconductor layer from deteriorating by providing a light-shielding insulating film on the glass substrate side of a switching element.

CONSTITUTION: The offset area is provided to a gate electrode 2 so as to increase the dielectric strength of the switching element Q2 and the light-shielding gate insulating film 31 is formed on the electrode 2. The insulating film 31 is formed of a material which cuts off light and has heat resistance, e.g. inorganic film of $a\text{-Si}_x\text{C}_{1-x}$ ($x \leq 0.5$), PrMnO_4 , etc., to prevent light from being made incident on a semiconductor layer 4 from the side of the glass substrate 1 and also preclude deterioration and damage during manufacture processes of respective film stuck on the insulating film 31.

Data supplied from the esp@cenet database - <http://ep.espacenet.com>

⑫ 公開特許公報(A) 平4-86891

⑬ Int.Cl.⁵G 09 G 3/30
H 01 L 29/784

識別記号

Z

庁内整理番号

9176-5G

⑭ 公開 平成4年(1992)3月19日

9056-4M H 01 L 29/78 3 1 1 G

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 E L 発光装置

⑯ 特 願 平2-203715

⑰ 出 願 平2(1990)7月31日

⑱ 発 明 者 経 塚 信 也 神奈川県海老名市本郷2274番地 富士ゼロックス株式会社
海老名事業所内⑲ 出 願 人 富士ゼロックス株式会 東京都港区赤坂3丁目3番5号
社

⑳ 代 理 人 弁理士 阪本 清孝 外1名

明 細 書

1. 発明の名称

E L 発光装置

2. 特許請求の範囲

ガラス基板上に E L 発光素子と該 E L 発光素子に接続されたスイッチング素子とを形成し、該スイッチング素子はオフセット部を有するとともに、スイッチング素子のガラス基板側に遮光性絶縁膜を設けたことを特徴とする E L 発光装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、アクティブマトリックス駆動方式の E L 表示装置に用いられる E L 発光装置に関し、特に、遮光性絶縁膜を設けることにより高い信頼性を有した E L 発光装置に関するものである。

(従来技術)

近年、E L (エレクトロルミネッセンス) 発光素子を用いた E L 表示装置の研究開発が盛んになってきている。上記 E L 表示装置には、1 画素が E L 発光素子とこれを駆動する薄膜トランジスタ

(T F T) やコンデンサ等から構成されるアクティブマトリックス駆動方式のものが存在する。アクティブマトリックス駆動方式の E L 表示装置の一例について、その 1 ビット分の E L 発光装置の等価回路を第 3 図に示す。

この E L 発光装置は、第 1 のスイッチング素子 Q₁ と、該スイッチング素子 Q₁ のソース端子側に一方の端子を接続する蓄積用コンデンサ C_s と、ゲート端子が前記第 1 のスイッチング素子 Q₁ のソース端子に接続され、且つソース端子が前記蓄積用コンデンサ C_s の他方の端子に接続されている第 2 のスイッチング素子 Q₂ と、一方の端子が第 2 のスイッチング素子 Q₂ のドレイン端子に接続され、且つ他方の端子が E L 駆動電源 V_a に接続されている E L 発光素子 C_{el} とから構成されている。前記第 1 のスイッチング素子 Q₁ はゲート端子に印加されるスイッチング信号 S C A N に応じてオンし、この第 1 のスイッチング素子 Q₁ のオン・オフにより発光信号 D A T A に応じて蓄積用コンデンサ C_s にデータを書き込むようになって

ている。すなわち、第2のスイッチング素子 Q_2 は、前記蓄積用コンデンサ C_s に発光信号 $DAT A(H)$ が書き込まれたとき、該電圧がゲート端子に印加されることによりオンし、 $E L$ 駆動電源 V_a により $E L$ 発光素子 C_{EL} を発光させるようになっている。また、発光信号 $DAT A(L)$ のとき、蓄積用コンデンサ C_s に蓄積された電荷が放電される。

(発明が解決しようとする課題)

以上のような $E L$ 発光装置によると、第2のスイッチング素子 Q_2 がオフのときには、第2のスイッチング素子 Q_2 のドレイン、ソース間に $E L$ 駆動電源 V_a が印加されるので、 $E L$ 駆動電源 V_a の約2倍の高耐圧と低電流特性が要求され、その仕様を満足するスイッチング素子の半導体層は例えばカドミウムセレン($CdSe$)やポリシリコン($polySi$)等の限られた材料が使用されていた。

しかしながら、カドミウムセレン($CdSe$)は経年変化に対してドレイン電圧ードレイン電流

特性が不安定であり、 $E L$ 発光素子 C_{EL} の輝度を一定に保つことが困難であるという問題点があった。また、ポリシリコン($polySi$)を着膜する場合、プロセス温度を高く設定する必要があるので、 $E L$ 発光素子 C_{EL} とスイッチング素子 Q_2 とを同一基板上に一体化して大面積デバイスとして形成するのに適さないという問題点があった。

そこで、上記のようなカドミウムセレン($CdSe$)やポリシリコン($polySi$)の欠点を解消するため、半導体層にアモルファスシリコン($a-Si$)を使用するスイッチング素子が提案されている。

このスイッチング素子 Q_2 は、第4図に示すように、ガラス基板1上にゲート電極2、ゲート絶縁膜3、アモルファスシリコン($a-Si$)から成る半導体層4、チャネル保護層5、ソース電極6及びドレイン電極7を順次形成するとともに、高耐圧化を図るため、ゲート電極2をソース電極6側にオフセットする構造としている。

しかしながら上記構造によると、半導体層4の

チャネル部分にオフセット領域Aが生じてしまう。ガラス基板1側はディスプレイ表示側となっており、ゲート絶縁膜3は $SiNx$ 等の透明部材で形成されているので、前記オフセット領域Aから半導体層4のチャネル部分に光が入射してしまう。その結果、半導体層4中の単位密度が増えてトラッピングの確率が大きくなり、オン電流が減少するなどの経年変化が生じてスイッチング素子 Q_2 の特性を劣化させるという問題点があった。

また、常時オフセット領域A部分に光が照射していると、この部分がオン状態と類似の状態となり高耐圧化を阻害するという問題点があった。

本発明は上記実情に鑑みてなされたもので、アクティブマトリックス駆動方式の $E L$ 表示装置に用いられ、高い信頼性を有する $E L$ 発光装置の構造を提供することを目的とする。

(課題を解決するための手段)

上記従来例の問題点を解消するため本発明の $E L$ 発光装置は、ガラス基板上に $E L$ 発光素子と該 $E L$ 発光素子に接続されたスイッチング素子とを

形成し、該スイッチング素子はオフセット部を有するとともに、スイッチング素子のガラス基板側に遮光性絶縁膜を設けたことを特徴としている。

(作用)

本発明によれば、スイッチング素子のガラス基板側に遮光性絶縁膜を設けたので、スイッチング素子のオフセット部にガラス基板側から光が入射することを防ぎ、スイッチング素子の半導体層の劣化を防止する。

(実施例)

本発明の一実施例について第1図を参照しながら説明する。

第1図は本発明の一実施例に係る $E L$ 発光装置の断面説明図である。 $E L$ 発光装置は、ガラス基板1上に形成された $E L$ 発光素子 C_{EL} と、同じくガラス基板1上に形成され、前記 $E L$ 発光素子 C_{EL} に駆動電圧を供給するためのスイッチとして作動するスイッチング素子 Q_2 とから構成されている。

$E L$ 発光素子 C_{EL} は、透明導電膜(ITO)か

ら成る透明電極21, Si, N₂ から成る第1絶縁層22, ZnS:Mnから成る発光層23, Si, N₂ から成る第2絶縁層24, アルミニウム (Al) から成る金属電極25を順次積層して構成されている。

スイッチング素子Q₁は、クロム (Cr) から成るゲート電極2, 遮光性ゲート絶縁膜31, アモルファスシリコン (a-Si) から成る半導体層4, SiN_x から成るチャネル保護層5を順次積層し、前記半導体層4及びチャネル保護層5の端部を覆うようにn⁺a-Siから成るオーミックコンタクト層11, 12、クロム (Cr) から成るバリアメタル層13, 14、アルミニウムから成るソース電極6及びドレイン電極7を順次形成して成る薄膜トランジスタ (TFT) から構成される。また前記ゲート電極2は、スイッチング素子Q₁の高耐圧化を図るため、ドレイン電極7側にオフセット領域を設けてある。金属電極25とドレイン電極7とは、アルミニウムから成る配線30で接続されている。

次に、前記EL発光素子CELと対応するガラス基板1上の位置に、クロム (Cr) を着膜してフォトリソ法によるパターンニングを行ない、ゲート電極2を形成する。

PCVD法によるCH₄とSiH₄との混合ガスの分解により、a-Si_{1-x}Cl_x (x ≤ 0.5) を着膜して遮光性ゲート絶縁膜31を形成し、その後連続的にa-Siを着膜して半導体層4を形成し、更にSiN_xを着膜及びパターンニングしてチャネル保護層5を形成する。

次に、n⁺a-Si及びクロム (Cr) を着膜し、同一マスクによりパターンニングしてオーミックコンタクト層11, 12及びバリアメタル層13, 14を形成する。

最後に全面にアルミニウム (Al) の着膜及びパターンニングを行ない、前記EL発光素子CELの第2絶縁層24上に金属電極25、バリアメタル層13, 14上にソース電極6、ドレイン電極7、金属電極25とドレイン電極7とを接続する配線30を形成する。

遮光性ゲート絶縁膜31は、光を遮断し且つ耐熱性を有する材料、例えばa-Si_{1-x}Cl_x (x ≤ 0.5), PrMnO₃等の無機膜で形成されている。また、黒色ポリイミド等の質の有機膜で形成してもよい。遮光性ゲート絶縁膜31を遮光性部材で形成するのは、半導体層4にガラス基板1側から光が入射しないようにするためである。また、遮光性ゲート絶縁膜31を耐熱性部材で形成するのは、遮光性ゲート絶縁膜31上に着膜される各膜の製造プロセス中において、劣化や損傷が生じるのを防止するためである。

次に上述したEL発光装置の製造プロセスについて説明する。

ガラス基板1上に透明導電膜 (ITO) を着膜して透明電極21を形成する。

次いで、Si, N₂ をスパッタ法で、ZnS:MnをEB蒸着法で、Si, N₂ をスパッタ法でそれぞれ着膜して、第1絶縁層22, 発光層23, 第2絶縁層24を形成し、EL発光素子CELを形成する。

第2図はEL発光装置の他の実施例を示す断面説明図である。

この実施例では、ゲート絶縁膜3をa-Si_{1-x}Cl_x から成る遮光性ゲート絶縁膜31と従来ゲート絶縁膜部材として用いられる部材であるSiN_x から成る透明ゲート絶縁膜32との2層構造により形成している。他の構成については第1図と同様なので、同一符号を付して説明を省略する。

上記2層構造のゲート絶縁膜3は、PCVD法によるCH₄とSiH₄との混合ガスの分解により、a-Si_{1-x}Cl_x (x ≤ 0.5) を着膜して遮光性ゲート絶縁膜31を形成し、途中で真空をやぶらずにガスを切り替え、SH₃とNH₃の混合ガスで前記遮光性ゲート絶縁膜31上にSiN_x から成る透明ゲート絶縁膜32を形成し、続いて半導体層4を形成する。

この実施例によると、ゲート絶縁膜3と半導体層4との界面がSiN_x/a-Siとなるので安定し、薄膜トランジスタTFTの特性の安定化を図ることができる。

(発明の効果)

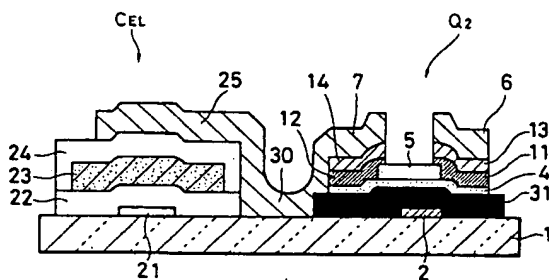
本発明によれば、スイッチング素子のガラス基板側に遮光性絶縁膜を設けたので、スイッチング素子のオフセット部にガラス基板側から光が入射することを防ぎ、スイッチング素子の半導体層の劣化を防止し、オフセット構造の高耐圧スイッチング素子を使用したEL発光装置における信頼性の向上を図ることができる。

4. 図面の簡単な説明

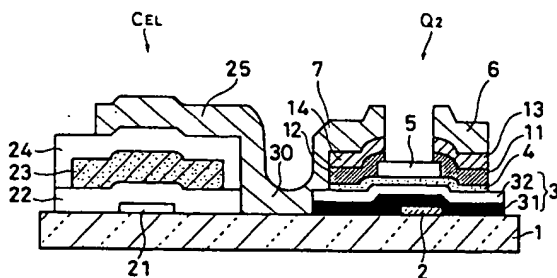
第1図は本発明の一実施例に係るEL発光装置の断面説明図、第2図はEL発光装置の他の実施例を示す断面説明図、第3図はアクティブマトリクス駆動方式のEL表示装置の1ビット分の等価回路図、第4図は従来のオフセット構造のスイッチング素子の断面説明図である。

- 1 …… ガラス基板
- 2 …… ゲート電極
- 3 …… ゲート絶縁膜
- 4 …… 半導体層

第1図



第2図



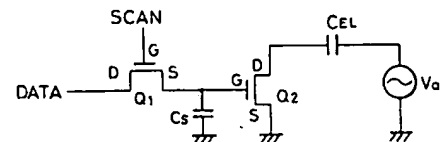
- 6 …… ソース電極
- 7 …… ドレイン電極
- 21 …… 透明電極
- 22 …… 第1絶縁層
- 23 …… 発光層
- 24 …… 第2絶縁層
- 25 …… 金属電極
- 31 …… 遮光性ゲート絶縁膜
- 32 …… 透明ゲート絶縁膜
- Q1 …… 第1のスイッチング素子
- Q2 …… 第2のスイッチング素子
- CEL …… EL発光素子

出願人 富士ゼロックス株式会社

代理人 弁理士 阪本 清孝

代理人 弁理士 船津 暢宏

第3図



第4図

